



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11312925 A**

(43) Date of publication of application: 09 . 11 . 99

(51) Int. Cl.

H03B 5/18
H04B 1/26
H04B 1/40

(21) Application number: 10117575

(71) Applicant: KYOCERA CORP

(22) Date of filing: 27 . 04 . 98

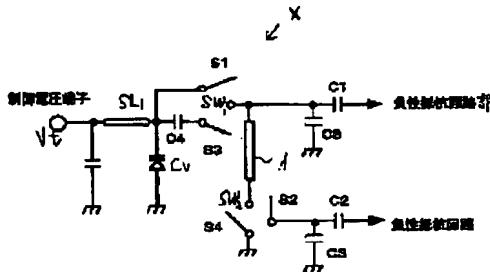
(72) Inventor: ADACHI TSUTOMU

(54) VOLTAGE CONTROLLED OSCILLATOR CIRCUIT COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a voltage controlled oscillator circuit which can easily deal with a dual band that enables oscillation output in different frequency bands.

SOLUTION: In a voltage controlled oscillator circuit which consists of a resonant circuit part X having a resonant line 1 resonating with a specific oscillation frequency to which a control voltage V_t is applied and a variable capacitance element CV and a negative resistance circuit part including an oscillator transistor and performs oscillation output in a specific frequency in accordance with the control voltage, a first switch element SW_1 for selecting whether a capacitance component is added is added to the resonant line 1 or not is arranged on one end of the oscillator line, a second switching element SW_2 for selecting whether a resonance signal is outputted or grounded on the negative resistance circuit part is arranged on the other end of the resonant line 1; at the same time, this voltage controlled oscillator circuit interlocks the first and the second switch elements, SW_1 , and SW_2 and has one of two frequency bands for oscillation output.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-312925

(43)公開日 平成11年(1999)11月9日

(51)Int.Cl.⁶

H 03 B 5/18

H 04 B 1/26

1/40

識別記号

F I

H 03 B 5/18

H 04 B 1/26

C

C

R

1/40

審査請求 未請求 請求項の数1 OL (全6頁)

(21)出願番号

特願平10-117575

(22)出願日

平成10年(1998)4月27日

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72)発明者 安達 勉

鹿児島県国分市山下町1番1号 京セラ株

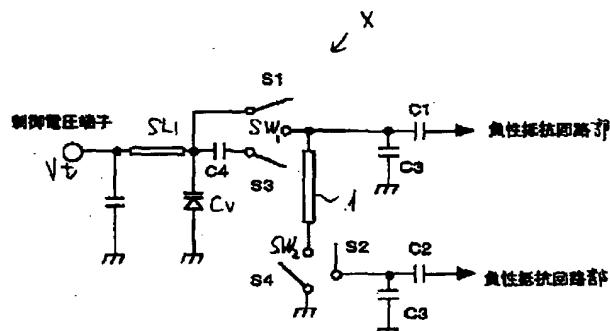
式会社鹿児島国分工場内

(54)【発明の名称】 電圧制御型発振回路

(57)【要約】

【課題】 本発明は、異なる周波数帯域の発振出力を可能にしたデュアルバンドに容易に対応できる電圧制御型発振回路を提供する。

【解決手段】 本発明は、制御電圧 V_t が印加される所定共振周波数で共振する共振線路1及び容量可変素子 C_v を有する共振回路部Xと、発振トランジスタを含む負性抵抗回路部とから成り、前記制御電圧に応じた所定周波数の発振出力を行う電圧制御型発振回路において、前記共振線路1の一端に、該共振線路1に容量成分を付加するか否かを選択する第1スイッチング素子 S_{W_1} を配置し、前記共振線路1の他端に、負性抵抗回路部に共振信号を出力するかまたは接地するかを選択する第2スイッチング素子 S_{W_2} を配置するとともに、第1及び第2のスイッチング素子 S_{W_1} 、 S_{W_2} を連動させて、2つの周波数帯域の一方を発振出力させる電圧制御型発振回路である。



【特許請求の範囲】

【請求項1】 制御電圧が印加され所定共振周波数で共振する共振線路及び容量可変素子を有する共振回路部と、発振トランジスタを含む負性抵抗回路部とから成り、前記制御電圧に応じて所定周波数の発振出力を行う電圧制御型発振回路において、前記共振線路の一端に、該共振線路に付加する容量成分を選択する第1スイッチング素子を、他端に、該共振線路の他端を負性抵抗回路部に接続するか、接地するかを選択する第2スイッチング素子を各々配置するとともに、第1及び第2スイッチング素子を連動させて、前記共振回路部から負性抵抗回路部に、2つの周波数帯域の一方を信号を出力することを特徴とする電圧制御型発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、高周波無線装置の局部発振信号などを形成する電圧制御型発振回路に関するものである。

【0002】

【従来の技術】 高周波無線装置、特に携帯電話装置の回路構成は、ローノイズアンプLNA、バンドパスフィルタBPF、第1中間周波用ミキサー1st IF MIX、第1中間周波用フィルタ1st IF-BPF、第2中間周波用ミキサー2st IF MIX、第2中間周波用フィルタ2st IF-BPFなどから構成された受信系回路と、変調回路MOD、増幅器POWER AMP、アイソレータISOなどからなる送信系回路と第1局部発振信号 f_{11} 、第2局部発振信号 f_{12} 、キャリア信号 f_c を作成する送受信周波数制御回路とに大きく分けられる。

【0003】 実際の通信バンドやチャンネル周波数は、上述の第1局部発振信号 f_{11} 及びキャリア信号 f_c の周波数によって決定されている。例えば、送受信周波数制御回路は、温度補償型水晶発振器TCXO、マイコンCPU、PLL回路PLL、第1局部発振信号 f_{11} 用の電圧制御型発振回路VC01、第2局部発振信号 f_{12} 用の電圧制御型発振回路VC02、キャリア信号 f_c 用の電圧制御型発振回路VC03及びバッファーアンプBA1～BA3から構成されている。

【0004】 しかし、近年、通信帯域の高密度化、通信の多様化、高品位化に伴い、同一通信サービスエリア内で、通信バンドの異なる2つの通信方式が存在している。例えば、米国において、AMPS方式とPCS方式、また、欧州においては、GSM方式とDCS方式などが存在している。このような場合、1つの携帯電話装置では、2つの通信方式での通話ができるデュアルバンド対応方式が求められる。

【0005】 例えば、GSM方式とDCS方式など2つの通信バンド及びチャンネル周波数を制御するために、図6、7に示すように、2種類の第1局部発振信号

f_{111} 、 f_{112} 、2種類のキャリア信号 f_{11} 、 f_{12} を作成するために、2つの電圧制御型発振回路VC011、VC012及び2つの電圧制御型発振回路VC031、VC032を具備していた。

【0006】

【発明が解決しようとする課題】 しかし、上述のように多数の電圧制御型発振回路を用いると、部品点数が増加してしましい、携帯用電話装置が大型化してしまい、使用部品の動作効率が低下してしまい、同時に、各発振回路を動作させるための駆動電流の数が増え、消費電力が増大してしまうという問題があった。

【0007】 本発明は、上述の問題点に鑑みて案出されたものであり、その目的は、異なる周波数帯域の発振出力を可能にしたデュアルバンドに容易に対応できる電圧制御型発振回路を提供するものである。

【0008】

【課題を解決するための手段】 本発明によれば、制御電圧が印加され所定共振周波数で共振する共振線路及び容量可変素子を有する共振回路部と、発振トランジスタを含む負性抵抗回路部とから成り、前記制御電圧に応じた所定周波数の発振出力を行う電圧制御型発振回路において、前記共振線路の一端に、該共振線路に付加する容量成分を選択する第1スイッチング素子を、他端に、該共振線路の他端を負性抵抗回路部に接続するか、接地するかを選択する第2スイッチング素子を各々配置するとともに、第1及び第2スイッチング素子を連動させて、2つの周波数帯域の一方を発振出力させることを特徴とする電圧制御型発振回路である。

【0009】

【作用】 本発明では、共振回路部、負性抵抗回路部、増幅回路部の基本的構成である。

【0010】 そして、共振回路部を構成する共振線路の両端に、夫々スイッチング素子が配置されている。

【0011】 共振線路の一端は負性抵抗回路部に接続されている。そして、共振線路の一端には、共振回路の容量成分を調整する容量付加を制御する第1のスイッチング素子が配置されており、共振線路の他端には、共振線路の他端を接地するか否かを調整する第2のスイッチング素子が配置され、第1のスイッチング素子と第2のスイッチング素子とがそれぞれ連動している。

【0012】 即ち、第1のスイッチング素子と第2のスイッチング素子とが連動し、第2のスイッチング素子が共振線路の他端を接地されるように動作する場合には、共振線路の物理的な長さに起因する共振周波数が、1/4波長に相当する周波数で共振する。また、一端が負性抵抗回路部に接続されるように動作する場合には、1/2波長に相当する周波数で共振する。

【0013】 そして、第2のスイッチング素子によつて、大きく共振周波数帯域を切り換えるとともに、第2のスイッチング素子と連動する第1のスイッチング素子

によって、第2のスイッチング素子によって選択された共振周波数に対して、所定周波数の補正を行い、実用に適した共振周波数としている。

【0014】これより、共振周波数を、第2のスイッチング素子により、共振線路の他端を接地または負性抵抗回路部に接続することにより、概略2倍の関係の共振周波数が得られ、さらに、第2のスイッチング素子と連動する第1のスイッチング素子によって、各々の概略共振周波数を所定値に調整することができる。

【0015】以上のように、共振回路部の共振線路を共用し、両端部分でメスイッチング素子を配置することにより、約2倍の周波数の関係となる2種類の共振周波数帯域の発振出力を簡単に得られることになる。

【0016】これにより、デュアルバンド対応の電圧制御型発振回路においては、従来、例えば、2つの電圧制御型発振回路を併用していた1つの電圧制御型発振回路でよく、部品点数が半減し、携帯用電話装置を小型化することができ、しかも、增幅回路数も同時に減少するため、駆動電流も減少し、省電略化が達成できる。

【0017】

【発明の実施の形態】以下、本発明の電圧制御型発振回路を図面に基づいて説明する。

【0018】図1は、本発明のデュアルバンドに対応した通信装置のブロック図であり、図2は、送受信周波数制御回路のブロック図であり、図3は電圧制御型発振回路の構成を示す図であり、図4は共振回路の回路図である。

【0019】高周波無線装置は、上述の1図のように、受信系回路は、アンテナANT—デュプレクサーDPX—ローノイズアンプLNA—受信側バンドパスフィルタR-BPF—ミキサー1stIF-MIX—第1中間周波用バンドパスフィルタ1stIF-BPF—ミキサー2ndIF-MIX—第2中間周波用バンドパスフィルタ2ndIF BPF—復調回路を含むベースバンドブロックBBなどの構成となっている。また、送信系回路は、送信側増幅器を含むベースバンドブロックBB—変調回路MOD—増幅器POWER-AMP—アイソレータISO—デュプレクサーDPX—アンテナANTの構成となっている。

【0020】このような送受信系回路において、通信バンドに応じた周波数帯域、チャンネルに応じた周波数の選択は、図2に示す送受信周波数制御回路で作成される第1局部発振信号 f_{1L} （受信時）及びキャリア信号 f_{1U} の周波数によって決定される。

【0021】例えば、受信バンドが、例えば、900MHzを中心としたGSMと1.8GHzを中心としたDCSの2つのバンドを受信する場合には、2種類の第1局部発振信号の差が900MHz～1.0GHzの離れた2つの周波数を切り換えて発振出力を用いる必要がある。同様に、送信系回路に供給されるキャリア信号についても同様である。

【0022】上述のように、発振出力の周波数が非常に離れた2種類の発振出力を切り換えて出力できる電圧制御型発振回路VCOが必要となる。

【0023】一般に、電圧制御型発振回路は、図3に示すように、制御電圧 V_t が印加され所定共振周波数で共振する共振線路及び容量可変素子を有する共振回路部Xと、発振トランジスタ T_{r2} を含む負性抵抗回路部Yと、さらに、バッファアトランジスタ T_{r1} を含む增幅回路部Zとから構成されている。

10 【0024】そして、本発明における共振回路部Xは、図4に示す構造となっている。尚、図4において、負性抵抗回路部Yへは2つの端子を有するが、例えば、負性抵抗回路部Yの発振トランジスタ T_{r2} に接続する前に、両者を接続したり、また、增幅回路部Zのバッファアトランジスタ T_{r1} を共通にして、発振トランジスタ T_{r2} を2つ設け、2つの端子を夫々の発振トランジスタ T_{r2} に接続したりする。

【0025】さて、共振回路部Xは、等価的にLC共振回路を構成する回路であり、主にLC共振回路の主たる

20 構成を行うマイクロストリップ線路などの共振線路1と、制御電圧 V_t によってLC共振回路の容量成分を制御させるバリキャップダイオード C_v とを具備し、さらに、必要に応じてLC共振回路の容量成分を所定容量値に設定する容量素子と、共振周波数を切り換える第1のスイッチング素子 S_{W1} 、第2のスイッチング素子 S_{W2} とから構成されている。

【0026】図示していないが、負性抵抗回路部は、共振回路部の発振条件を満足させる帰還回路であり、発振トランジスタを中心に構成されている。また、增幅回路部は、発振信号を所定出力レベルに増幅する回路であり、バッファアートランジスタを中心に構成されている。

30 【0027】共振回路部Xは、制御電圧端子を有し、チャンネル周波数に応じて変動し、また、所定周波数の補正を行う制御電圧 V_t が入力される。制御電圧 V_t は、ストリップライン S_L を介して、バリキャップダイオード C_v に印加されることによる。さらに、バリキャップダイオード C_v の一端と共振線路の一端との間には、第1のスイッチング素子 S_{W1} が配置されている。即ち、第1のスイッチング素子 S_{W1} の切り換えによって、バリキャップダイオード C_v と共振線路1との間にコンデンサ C_1 を配置するか、配置しないかが決定される。

40 【0028】また、共振線路1の一端（信号側）は、結合コンデンサ C_1 を介して負性抵抗回路部Yに接続されている。尚、共振線路1の一端と結合コンデンサ C_1 との接続点とグランド電位と間に共振線路1と並列にコンデンサ C_2 が接続されている。

【0029】さらに、共振線路1の他端（グランド側）には、第2のスイッチング素子 S_{W2} が配置されている。この第2のスイッチング素子 S_{W2} によって切り換

え、共振線路1を直接グランドに接地するか、この他端を結合コンデンサC₂を介して負性抵抗回路部Yに接続するかが選択できるように構成されている。尚、共振線路1の他端と結合コンデンサC₂との接続点とグランド電位と間にコンデンサC₃が接続されている。

【0030】そして、第1のスイッチング素子SW₁と第2のスイッチング素子SW₂とは互いに連動するものであり、図中、第2のスイッチング素子SW₂のS₂が接点側に接続する時には、例えば、第1のスイッチング素子S₁のS₁が接点側に接続する。また、第2のスイッチング素子S₂のS₂が接点側に接続する時には、第1のスイッチング素子S₁のS₁が接点側に接続する。

【0031】上述の第2のスイッチング素子S₂の切り換えによって、共振線路1の共振周波数を大きく制御できる。即ち、第2のスイッチング素子SW₂のS₂が接続する場合には、共振線路1の他端がグランド電位に短絡する短絡端となり、共振周波数は、共振線路1の物理的な線路長が概略1/4λに対応した周波数となる(LC共振等価回路のC成分を無視した場合)。また、第2のスイッチング素子SW₂のS₂が接続する場合には、共振線路1の他端が開放端となり、共振線路1の物理的な線路長が概略1/2λに対応した周波数となる。従つて、共振線路1部分の共振周波数を考えると、第2のスイッチング素子SW₂が接点S₂側に接続する場合の共振周波数f₁は、第2のスイッチング素子SW₂が接点S₁側に接続する場合の共振周波数f₂の2倍となる。

【0032】第1のスイッチング素子SW₁は、共振回路部Xの等価回路部分であるLC共振回路の容量成分を調整する容量成分を制御するものである。実際には、電圧制御型発振回路VCOから発振出力させたい周波数に応じて、接点S₁又は接点S₂に所定容量素子を配置している。具体的には、第2のスイッチング素子SW₂と連動する第1のスイッチング素子SW₁側に、第2のスイッチング素子SW₂の切り換えによって大きく変化する周波数を調整する容量素子を接続すればよい。

【0033】図では、第2のスイッチング素子SW₂の切り換えによって、高い周波数で共振する時、容量素子C₄を選択し、周波数を若干低くなるように制御している。

【0034】このような電圧制御型発振回路VCOでは、上述したように第1のスイッチング素子SW₁と第2のスイッチング素子SW₂とが連動している。具体的に、第1のスイッチング素子SW₁、第2のスイッチング素子SW₂をスイッチングトランジスタで構成し、これらのトランジスタのベースに共通的な電圧を供給するようにすればよい。

【0035】例えば、第1のスイッチング素子SW₁のS₁が、第2のスイッチング素子SW₂のS₂が夫々接続する場合には、実質的に共振線路1の物理的な長さが、1/4λに相当し、上述のように低い周波数で共振し、等

価的なLC回路の容量成分としては、[(C₁ × C₄) / (C₁ + C₄)]となる。

【0036】また、第1のスイッチング素子SW₁のS₁が、第2のスイッチング素子SW₂の接点S₂に接続する場合には、実質的に共振線路1の物理的な長さが、1/2λに相当し、上述のように高い周波数で共振し、等価的なLC回路の容量成分はC₄単独が選択されることになる。

【0037】上述のように、第2のスイッチング素子SW₂の切り換えによって、共振周波数が実質的に約2倍の値となり、第1のスイッチング素子SW₁の容量成分の附加成分によって、通信バンドに相当する周波数バンドに調整している。

【0038】そして、制御電圧V_tによって、実際の通信チャンネルに相当する周波数に制御している。

【0039】このような共振回路部Xを有する電圧制御型発振回路VCOの発振特性は、図5に示すようになる。

【0040】図5のように、第2のスイッチング素子SW₂の切り換えによって、線A、線Bの切り換えが可能となる。そして、線A、線Bのy切片は、第1のスイッチング素子SW₁の切り換えによるLC回路に附加される容量成分(図ではC₄:線Bのみを調整)の制御によって決定される。

【0041】そして、線A、線Bの傾きは、バリキャップダイオードC_vに印加される制御電圧に比例する容量成分によって決定される。

【0042】以上のように、本発明では、共振回路部Xの一端に、該共振線路1に容量成分を附加するか否かを選択する第1スイッチング素子SW₁を配置し、前記共振線路1の他端に、負性抵抗回路部に共振信号を出力するかまたは接地するかを選択する第2スイッチング素子SW₂を配置するとともに、第1及び第2のスイッチング素子SW₁、SW₂を連動させて、2つの周波数帯域の一方を発振出力されている。

【0043】これにより、異なる周波数帯域の発振出力を1つの電圧制御型発振回路で発振出力させることができ、デュアルバンドに容易に対応できる。

【0044】しかも、異なる周波数帯域の発振出力であっても、共振回路部Xを共用でき、負性抵抗回路部や増幅回路部の変更を行う必要がないため、非常に安価な電圧制御型発振回路となる。

【0045】尚、上述の実施例では、第1のスイッチング素子SW₁及び第2のスイッチング素子SW₂の動作により、共振線路1が1/2波長に相当する共振動作時に容量素子C₄が附加されているが、例えば、第1のスイッチング素子SW₁の接点S₁側に、別容量素子を附加しておき、第1のスイッチング素子SW₁が接点S₁側及び第2のスイッチング素子SW₂が接点S₂側に接続された時に、上述の別容量素子を含む所定LC共振回路を構成するようにしても構わない。

【0046】また、上述の実施例では、第1中間ミキサーに供給される第1局部発振信号 f_{1u} を想定して説明しているが、送信系回路の変調回路に供給されるキャリア信号にも適用しても構わない。また、周波数域帯(デュアルバンド)として、GSM(900MHzが中心)とDSC(1.8GHzが中心)を例に説明したが、AMPS方式とPCS方式のデュアルバンドにも、LC回路の回路定数の設定によって簡単に制御できる。

[0047]

【発明の効果】以上のように、本発明によれば、異なる周波数帯域の発振出力を可能にしたデュアルバンドに容易に対応できる電圧制御型発振回路となる。

【図面の簡単な説明】

【図1】本発明の高周波通信装置の送受信周回路の概略 ブロック図である。

【図2】本発明の電圧制御型発振回路を有する送受信周*

* 波数制御回路のブロック図である。

【図3】本発明の電圧制御型発振回路の一部ブロック回路図である。

【図4】本発明の電圧制御型発振回路の共振回路部の回路図である。

【図5】本発明の電圧制御型発振回路の発振出力状態を示す特性図である。

【図6】従来のデュアルバンドに対応した高周波通信装置の概略ブロック図である。

【図7】図6の送受信周波数制御回路のブロック回路図である。

【符号の説明】

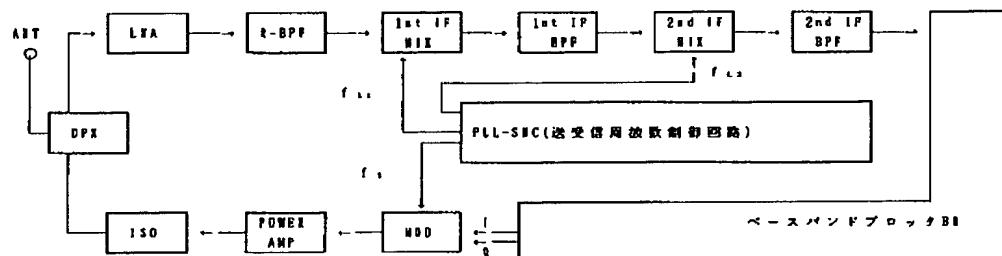
VCO . . . 電圧制御型発振回路

X 共振回路部

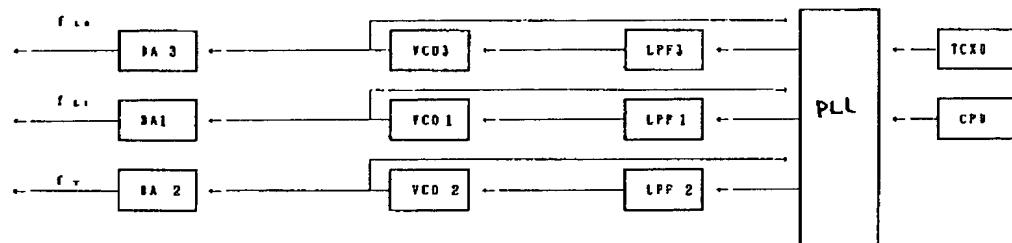
SW₁ . . . 第1スイッチング素子

SW₂ . . . 第2スイッチング素子

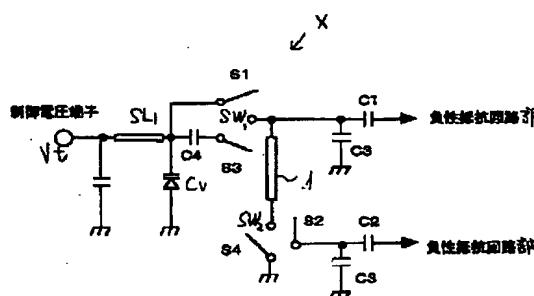
〔図1〕



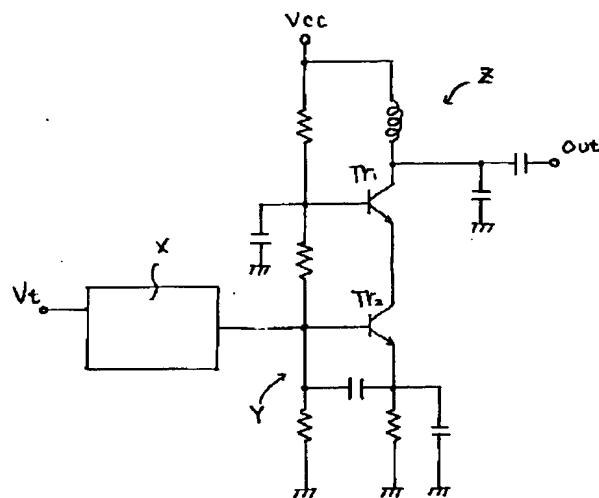
[図2]



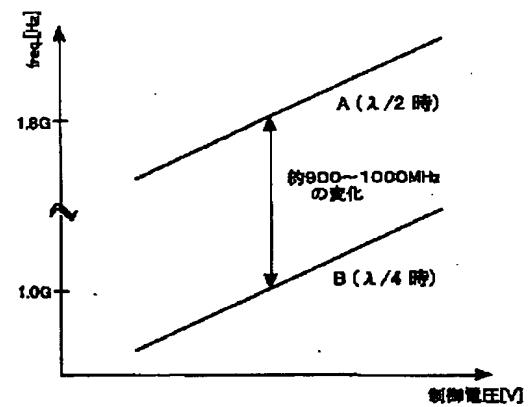
[図4]



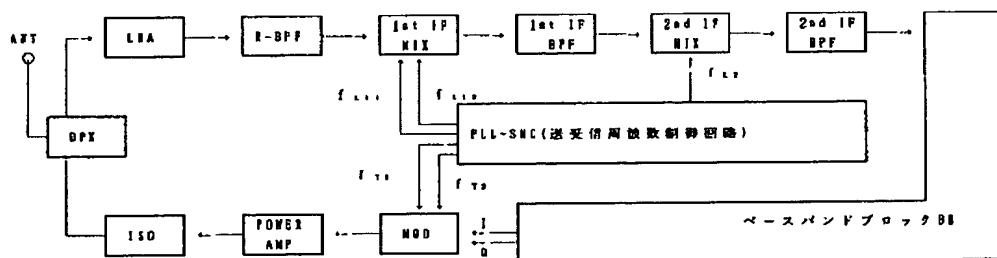
【図3】



【図5】



【図6】



【図7】

